

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-125834

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 23/40
21/56

H 0 1 L 23/40
21/56

F
R
E

審査請求 有 請求項の数 3 O L (全 3 頁)

(21) 出願番号

特願平8-280822

(22) 出願日

平成8年(1996)10月23日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 大竹 健一

東京都港区芝五丁目7番1号 日本電気株式会社内

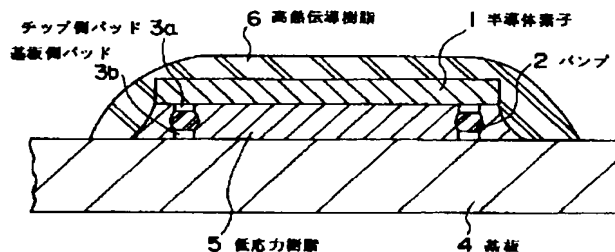
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体素子の放熱構造

(57) 【要約】

【課題】構成が簡単で放熱効果の高い半導体系の放熱構造の提供。

【解決手段】半導体素子1をフリップチップ実装する。素子1と基板4は bumps 2 を介して電気的に接続される。これは、素子1に対し、チップ側パッド3aに bumps 2 を形成し、それを基板側パッド3bと接合することにより行い、チップ1と基板4間の隙間は樹脂により封止する。次に印刷、もしくはデンスベンサによる塗布方法により高熱伝導性樹脂6を素子1の上に塗布する。素子1で発生した熱は、樹脂6に伝わり、逃げる。素子1の発熱量が大きい場合、高熱伝導性樹脂6を多く塗布し、放熱効果を高めることが可能である。



【特許請求の範囲】

【請求項1】 基板にフリップチップ実装した半導体素子において、基板と半導体素子の隙間を低応力樹脂で封止するとともに前記半導体素子を高熱伝導樹脂で覆ったことを特徴とする半導体素子の放熱構造

【請求項2】 前記基板上でかつ前記半導体素子の周辺に放熱パッドを設け、この放熱パッドを前記高熱伝導樹脂で覆った請求項1の半導体素子の放熱構造

【請求項3】 前記放熱用パッドが前記基板に設けたビアホールに接続されている請求項2の半導体素子の放熱構造

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はフリップチップ実装した半導体素子に関し、特に半導体素子の放熱構造に関する

【0002】

【従来の技術】 従来、基板にフリップチップ実装した半導体素子の放熱構造は、いくつか提案されている。そのような従来例の1つは特開平5-129474に示すように半導体素子の周辺に枠体を設け、その中に低線膨張率のシリコーンゲルに熱伝導率の高いファイラーを混入した樹脂で封止し、基板への放熱を行う構造である。また、図3に示すように、特開平5-275580では、フリップチップ実装された半導体素子1と基板4の隙間は樹脂で封止し、半導体素子1の裏面にヒートシंक7や放熱板を取り付け、ヒートシंकや放熱板から空気中へ放熱する構造を採っている。さらに、図4に示すような半導体素子1に放熱用の端子を設け、基板に形成した放熱用のビアホール10から基板へ放熱する構造がある。

【0003】

【発明が解決しようとする課題】 上述した従来の放熱構造の第1の問題点は、複雑な構造であるため、生産性が低く、安価な製品を提供できないことである。すなわち、特開平5-12947に示すようなシリコーンゲル樹脂を使用する構造では、ゲル状の樹脂であるため、樹脂を一定の部位にととめておくために、枠体が必要であり、構造上大きくなることや設計上の制約を受ける。図2に示すような半導体素子の裏面にヒートシंकや放熱板を取り付ける構造でも同様に、構成する部品が多くなり、取り付けるための工数が増える欠点がある。

【0004】 第2の問題点は、半導体素子の汎用性がないことである。図3に示すような放熱用のパッドから基板のビアホールに放熱する構造では、半導体素子表面に放熱用パッド形成用のパッドを有した新たな半導体素子が必要であり、従来、ワイヤボンディングで使用されてきた半導体素子が流用できない欠点がある。

【0005】 本発明の目的は、上述の欠点を除去し、構成の簡単な半導体素子の放熱構造を提供することにもあ

る。

【0006】

【課題を解決するための手段】 上述の課題を解決するため本発明の半導体素子の放熱構造は、フリップチップ実装した半導体素子が高熱伝導樹脂で覆われた構造を採用しており、これにより作成時の工数を少なくでき、材料費も安価にできる。

【0007】

【発明の実施の形態】 次に本発明の実施の形態について、図面を参照して詳細に説明する。図1は本発明の一実施の形態を示す断面図である。図1を参照すると、基板4に対し、半導体素子1がフリップチップ方式で実装されている。半導体チップ1と基板4の隙間には低応力樹脂5が入っている。一方、高熱伝導樹脂6は半導体チップ1を覆っている。

【0008】 図1についてさらに説明すると、半導体素子1に対し、そのチップ側パッド3aにバンズ2を形成し、バンズ2を決められた基板側パッド3bに接続することでフリップチップ実装する。バンズ2と基板側パッド3bはAuとAuの圧着や半田を使用して接続される。

【0009】 さらに半導体素子1と基板4の隙間に低応力樹脂5を入れる。まず、半導体素子1の1辺、もしくは2辺から隙間に低応力樹脂5を入れる。その後、キュアして低応力樹脂5を硬化する。封止樹脂5は、隙間に入りやすい粘性が低く、アルミ腐食対策としてハロゲン含有量が小さく、かつバンズ2に加わる応力を小さくするため、熱膨張係数が小さい。このような樹脂としては、例えば低熱膨張性シリコーンもしくはエポキシ樹脂を使用できる。

【0010】 次にディスペンサに入れた高熱伝導樹脂6を半導体素子1の上から滴下する。高熱伝導樹脂6は、エポキシ系樹脂に金属性粒子を混入した熱伝導率を高めたものを使用する。例えば、導伝性ファイラー入りエポキシ樹脂を使用できる。その後、キュアして高熱伝導樹脂6を硬化する。

【0011】 次に本発明の他の実施の形態について、図2を参照して説明する。図において、放熱効果をさらに高めるため、ビアホール10に接続した放熱用パッド11を半導体素子1周辺の基板4上に設ける。このような構造にすることにより、熱伝導樹脂5から放熱用パッド11に伝わった熱をビアホール10を介してすみやかに基板4の中に逃がすことができる。

【0012】

【発明の効果】 以上述べたように、本発明では、簡単な構造でヒートシंक等の部品を使用していないため半導体素子の放熱構造を実現する際、工数が少なく、材料費も安価になる。

【0013】 また、本発明では、半導体素子表面に放熱用のパッドを形成する必要がないため、従来の半導体素

子が流用でき、これにより、新たに半導体素子を作成する必要がなく、半導体素子を安価にできる。

【図面の簡単な説明】

【図1】本発明の一実施の形態を示す断面図。

【図2】本発明の他の実施の形態を示す断面図。

【図3】従来のヒートシンクによる放熱構造を示す断面図。

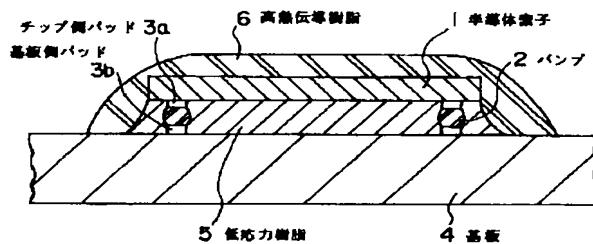
【図4】従来のビアホールを使用した放熱構造を示す断面図。

【符号の説明】

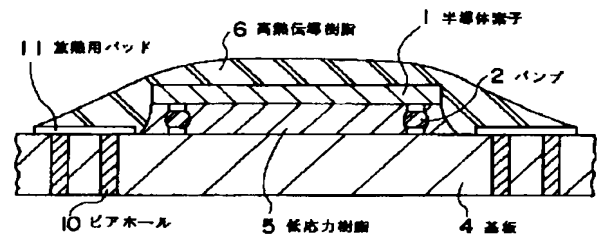
1 半導体素子

- * 2 パンプ
- 3 a 半導体素子側パッド
- 3 b 基板側パッド
- 4 基板
- 5 低応力樹脂
- 6 高熱伝導樹脂
- 7 ヒートシンク
- 8 接着剤
- 9 スペース
- 10 10 ビアホール
- * 11 放熱用パッド

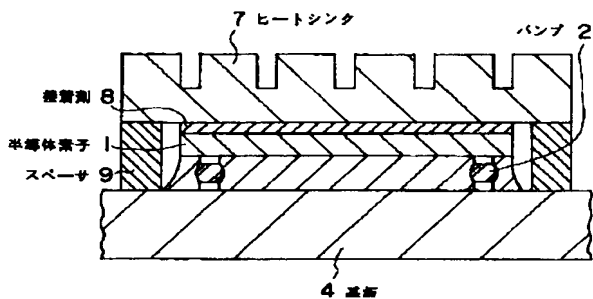
【図1】



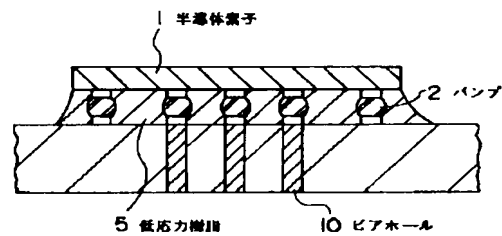
【図2】



【図3】



【図4】



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10125834 A**

(43) Date of publication of application: **15 . 05 . 98**

(51) Int. Cl.

H01L 23/40
H01L 21/56

(21) Application number: **08280822**

(71) Applicant: **NEC CORP**

(22) Date of filing: **23 . 10 . 96**

(72) Inventor: **OTAKE KENICHI**

(54) **HEAT DISSIPATION STRUCTURE OF SEMICONDUCTOR ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor type heat dissipation structure having a simple constitution and high heat dissipation effect.

SOLUTION: A semiconductor element 1 is bonded in flip chip for mounting and electrically connected to a substrate 4 through bumps 2, which are formed at chip side pads 3a for the semiconductor element 1 and bonded to substrate side pads 3b. The gap between the chip 1 and the substrate 4 is sealed with a resin. A high-thermal conductivity resin 6 is applied to the element 1 by the printing or coating using a dispenser. The heat generated from the element 1 is transmitted to the resin 6 and escapes. For a large amt. of heat generated in the element 1, the resin 6 is much applied to enhance the heat dissipation effect.

COPYRIGHT: (C)1998,JPO

